

IFW



03500.016294.1

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)	
	:	Examiner: Igwe U. Anya
YASUO SUDA)	
	:	Group Art Unit: 2825
Application No.: 10/630,680)	
	:	
Filed: July 31, 2003)	
	:	
For: SEMICONDUCTOR DEVICE)	
AND ITS MANUFACTURE	:	
METHOD)	July 12, 2004

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

LETTER

Sir:

The following document was brought to the Examiner's attention in the June 28, 2004 Information Disclosure Statement:

Korean Official Action dated May 25, 2004, in KR 10-2002-0015073

A copy of this document was enclosed with the Information Disclosure Statement. However, another copy is being provided herewith.

The Official Action issued in the Korean counterpart to the subject application.

Item 1 of the Official Action relates to unity of invention. In Item 2, the Korean Examiner discusses Japan 11-32169, which was cited in the June 28, 2004 Information Disclosure Statement. A partial English-language translation of the Official Action (corresponding to the portion of Item 2 marked with a box in the enclosed copy) is as follows:

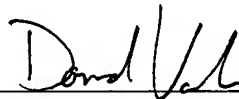
Claims 1-5 relate to a semiconductor device and a method of manufacturing the same device characterized in that a first substrate which is an optical device and a second substrate which is a light reception element are bonded through a spacer, and the spacer is disposed on an end of the first substrate.

While JP 11-32169 (published on February 2, 1999, referred to as a reference) discloses that a substrate (corresponding to the first (second?) substrate of the present invention) including a light receiving portion and a glass substrate (corresponding to the second (first?) substrate of the present invention) including an optical element are bonded through a spacer, and the spacer is disposed one side end plane of the both substrates. Accordingly, the present invention defined in claims 1-5 of the present application is obvious in view of the above reference.

Consideration of the above information is respectfully requested. The Commissioner is hereby authorized to charge any fee which may be required in connection with this paper to Deposit Account No. 06-1205. A duplicate of this paper is enclosed for that purpose.

Applicant's undersigned attorney may be reached in our Washington, D.C. office by telephone at (202) 530-1010. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

A handwritten signature in dark ink, appearing to read "Damond Vadnais", is written over a horizontal line.

Attorney for Applicant

Damond E. Vadnais

Registration No. 52,310

FITZPATRICK, CELLA, HARPER & SCINTO
30 Rockefeller Plaza
New York, New York 10112-3800
Facsimile: (212) 218-2200
DEV/vc

発送日付：2004.05.25.
提出期日：2004.07.25.

「翻訳文」

CF016294KR

特 許 庁
意見提出通知書

出 願 人 キヤノン株式会社
代 理 人 慎重勲 外 1 名
 大韓民国 SEOUL特別市 瑞草区 瑞草4洞 1678-2 東亞Villart 2 Town 302号
出 願 番 号 10-2002-0015073
発明の名称 SEMICONDUCTOR DEVICE AND ITS MANUFACTURE METHOD

この出願に対する審査の結果、下記のような拒絶理由があるので、特許法第63条の規定によりこれを通知しますから、意見があるとか補正を要する場合には、上記提出期日までに意見書[特許法施行規則別紙第25号の2書式]又は／及び補正書[特許法施行規則別紙第5号書式]を提出されたい(上記提出期日に対して、毎回1月単位で延長を申請することができ、この申請に対し別途の期間延長承認の通知は行いません)。

【理由】

1. この出願は、下記に指摘の通り、特許法第45条の規定による要件を満たしていないから、特許を受けることができない。

—記—

本願の特許請求の範囲の請求項1-5は、“スペーサにより互いに貼り合わせた半導体第1の基板及び光学素子第2の基板を備え、スペーサは、切断後に第1の基板の端部に配置されることを特徴とする半導体装置及びその製造方法に関する発明であり、特許請求の範囲の請求項7-13は、“ソリがなくなる状態下でベースに半導体基板を保持する段階と；半導体基板のソリに応じて調整された大きさを有して半導体基板に対向基板を貼り合わせる段階と；対向基板を切断する段階を含むことを特徴とする半導体装置の製造方法”に関する発明である。

従って、両者はその技術が相違すること、本願は1発明1特許出願の規定を満たしていない。

2. この出願の特許請求の範囲の請求項 1－5 に記載されている発明は、その出願前にこの発明の属する技術分野における通常の知識を有する者が下記に指摘したものに基づいて容易に発明をすることができたものであるから、特許法第 29 条第 2 項の規定により特許を受けることができない。

—記—

本願の特許請求の範囲の請求項 1－5 は、光学素子である第 1 の基板と受光素子である第 2 の基板をスペーサを介して貼り合わせるが、スペーサは第 1 の基板の端部に配置されることを特徴とする半導体装置及びその製造方法に関する発明である。

しかし、添付の日本公開特許公報平 11－032169 (公開日：1999.02.02.、以下引用発明という)には、受光部を含む基板(本願の第 1 の基板に該当)と、光学素子を含むガラス基板(本願の第 2 の基板に該当)がスペーサを介して貼り合わせ、また、スペーサは両基板間の 1 側端面に形成されている光素子が開示されている。

よって、本願の特許請求の範囲の請求項 1－5 は、上記引用発明の技術に基づいて容易に発明をすることができる。

[添付]

添付 1 引用発明日本公開特許公報平 11－302169 号(1999.02.02.) 1 部

2004. 5. 25.

特許庁

발송번호 : 9-5-2004-020119193

발송일자 : 2004.05.25

제출기일 : 2004.07.25

수신 : 서울 서초구 서초4동 1678-2 동아빌라트2

타운 302호

신중훈 귀하

137-882

특허청 의견제출통지서

출원인 명칭 캐논 가부시끼가이샤 (출원인코드: 519980959073)

주소 일본 도쿄도 오오따구 시모마루코 3조에 30방 2고

대리인 성명 신중훈 외 1 명

주소 서울 서초구 서초4동 1678-2 동아빌라트2타운 302호

출원번호 10-2002-0015073

발명의 명칭 반도체장치 및 그 제조방법

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서[특허법시행규칙 별지 제25호의2서식] 또는/및 보정서[특허법시행규칙 별지 제5호서식]를 제출하여 주시기 바랍니다.(상기 제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장승인통지는 하지 않습니다.)

[이유]

1. 이 출원은 아래에 지정한 바와 같이 특허법 제45조의 규정에 의한 요건을 충족하지 못하므로 특허를 받을 수 없습니다.

- 아래-

본원의 특허청구 제1-5항은 "스페이서에 의해 서로 접촉된 반도체 제1기판 및 광학소자 제2기판을 가지고 스페이서는 절단 후에 제1기판의 단부에 배치되는 것을 특징으로 하는 반도체 장치 및 그 제조방법"에 관한 발명이고, 특허청구 제7-13항은 "구부러짐이 제거된 조건하에서 베이스에 반도체기판을 유지하는 단계와; 반도체기판의 구부러짐에 따라서 조정된 크기를 가지고 반도체 기판에 대향기판을 접착하는 단계와; 대향기판을 절단하는 단계를 포함하는 것을 특징으로 하는 반도체장치의 제조방법"에 관한 발명입니다.

따라서 양자는 그 기술이 상이한 바, 본원은 1발명1특허출원의 규정을 만족하지 못합니다.

2. 이 출원의 특허청구범위 제1-5항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 아래에 지정한 것에 의하여 용이하게 발명할 수 있는 것이므로 특허법 제29조제2항의 규정에 의하여 특허를 받을 수 없습니다.

-아래-

본원의 특허청구 제1-5항은 광학소자인 제1기판과 수광소자인 제2기판을 스페이서를 매개로 하여 접착하고 스페이서는 제1기판의 단부에 배치되는 것을 특징으로 하는 반도체 장치 및 그 제조방법에 관한 발명입니다.

그러나 첨부된 일본공개특허공보 평11-032169호(공개일:1999.02.02., 이하 인용발명이라 함)에는 수광부를 포함하는 기판(본원의 제1기판에 해당)과 광학소자를 포함하는 글래스기판(본원의 제2기판에 해당)이 스페이서를 매개로 하여 접착되고 또한 스페이서는 양 기판간의 일측 단면에 형성되어 있는 광소자가 개시되어 있습니다.

따라서 본원의 특허청구 제1-5항은 상기 인용발명의 기술에 의하여 용이하게 발명할 수 있습니다.
끝.

[첨부]

첨부1 인용발명 일본공개특허공보 평11-032169호(1999.02.02) 1부. 끝.



출력 일자: 2004/5/27

2004.05.25

특허청

전기전자심사국

응용소자심사담당관실 심사관 김동업



<<안내>>

문의사항이 있으시면 ☎ 042-481-5749 로 문의하시기 바랍니다.

특허청 직원 모두는 깨끗한 특허행정의 구현을 위하여 최선을 다하고 있습니다. 만일 업무처리과정에서 직원의 부조리행위가 있으면 신고하여 주시기 바랍니다.

▶ 홈페이지(www.kipo.go.kr)내 부조리신고센터